PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2001-237495

(43)Date of publication of application: 31.08.2001

(51)Int.CI.

H01S 5/22

(21)Application number: 2000-044288

(71)Applicant: MITSUBISHI CHEMICALS CORP

(22)Date of filing:

22.02.2000

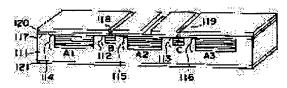
(72)Inventor: SHIMOYAMA KENJI

HOSOI NOBUYUKI

(54) MULTI-BEAM TYPE SEMICONDUCTOR OPTICAL DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor optical device where two or more semiconductor light—emitting elements of different light—emission wavelength and integrated on a single substrate and which is manufactured with high yield and yield. SOLUTION: Two or more stripe—like channels are provided on a semiconductor substrate or an epitaxial growth layer grown on it, with active layers of different light—emission wavelength being formed in at least two channels.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

Partial Translation of Japanese Patent Laying-Open No. 2001-237495 [Problem]

It is desired to provide a semiconductor device that can be fabricated with high controllability and with high yields, in which two or more semiconductor light emitting elements with emission wavelengths different from each other are integrated on a substrate.

[0006]

5

10

As described above, the conventional integrated-type semiconductor light emitting devices have many fabrication problems resulting from their structures, and it has not been possible to provide the devices with high yields and with good performance. In view of such a status of the prior art, an object of the present invention is to provide a high-performance integrated-type semiconductor optical device having a new structure, which can be fabricated with good controllability and with high yields.

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2001-237495

(P2001-237495A)

(43)公開日 平成13年8月31日(2001.8.31)

(51) Int.Cl.7

識別記号

H01S 5/22

610

ΡI

H01S 5/22

テーマコード(参考)

610 5F073

審査請求 未請求 請求項の数13 OL (全 9 頁)

(21)出顧番号

特願2000-44288(P2000-44288) `

(22)出願日

平成12年2月22日(2000.2.22)

(71)出願人 000005968

三菱化学株式会社

東京都千代田区丸の内二丁目5番2号

(72)発明者 下山 謙司

茨城県牛久市東猯穴町1000番地 三菱化学

株式会社筑波事業所内

(72)発明者 細井 信行

茨城県牛久市東猯穴町1000番地 三菱化学

株式会社筑波事業所内

(74)代理人 100095843

弁理士 釜田 淳爾 (外2名)

Fターム(参考) 5F073 AA22 AA74 AA83 AB06 CA04

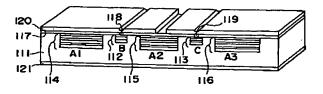
CA14 DA05 DA22 DA24 DA35

(54) 【発明の名称】 マルチビーム型半導体光デパイス装置

(57)【要約】

【課題】 1つの基板上に互いに発光波長が異なる2以上の半導体発光素子を集積した半導体光デバイス装置であって、制御性よく高歩留まりで製造することが可能なものを提供すること。

【解決手段】 半導体基板又は半導体基板上に成長させたエピタキシャル成長層にストライプ状の溝を2つ以上有し、少なくとも2つの該溝の内部に互いに発光波長の異なる活性層が形成されていることを特徴とするマルチビーム型半導体発光装置。



【特許請求の範囲】

【請求項1】 半導体基板又は半導体基板上に成長させたエピタキシャル成長層にストライブ状の溝を2つ以上有し、少なくとも2つの該溝の内部に互いに発光波長の異なる活性層が形成されていることを特徴とするマルチピーム型半導体発光装置。

【請求項2】 半導体基板又は半導体基板上に成長させたエピタキシャル成長層にストライブ状の第1溝と第2溝を有し、該第1溝には第1波長で発光する活性層を含む埋込層が形成されており、該第2溝には第1波長とは異なる第2波長で発光する活性層を含む埋込層が形成されていることを特徴とするマルチビーム型半導体光デバイス装置。

【請求項3】 前記第1溝と前記第2溝の間が電気的に 絶縁されていることを特徴とする請求項2に記載のマル チビーム型半導体光デバイス装置。

【請求項4】 前記第1溝内および前記第2溝内に形成される埋込層が該溝の上に突出していないことを特徴とする請求項2または3に記載のマルチビーム型半導体光デバイス装置。

【請求項5】 前記活性層が量子井戸構造を有することを特徴とする請求項2~4のいずれかに記載のマルチビーム型半導体光デバイス装置。

【請求項6】 前記第1溝および前記第2溝の斜面が {111} B面であることを特徴とする請求項2~5の いずれかに記載のマルチビーム型半導体光デバイス装 置。

【請求項7】 半導体基板又は半導体基板上に成長させたエピタキシャル成長層にさらに少なくとも1つの溝を有し、該溝には別の溝内に形成された活性層とは異なる波長で発光する活性層を含む埋込層が形成されていることを特徴とする請求項2~6のいずれかに記載のマルチビーム型半導体光デバイス装置。

【請求項8】 半導体基板又は半導体基板上に成長させたエピタキシャル成長層にさらに少なくとも1つの溝を有し、該溝には埋込層が形成されているが発光を目的としないことを特徴とする請求項2~7のいずれかに記載のマルチピーム型半導体光デバイス装置。

【請求項9】 前記発光を目的としない溝の少なくとも一部に、発光を目的とする溝の埋込層と同じ層が形成されていることを特徴とする請求項8に記載のマルチビーム型半導体光デバイス装置。

【請求項10】 前記発光を目的としない溝が、発光を目的とする溝の外側に形成されていることを特徴とする 請求項8または9のいずれかに記載のマルチビーム型半 導体光デバイス装置。

【請求項11】 前記発光を目的としない溝と、発光を目的とする溝とが交互に形成されていることを特徴とする請求項 $8\sim10$ のいずれかに記載のマルチビーム型半導体光デバイス装置。

【請求項12】 半導体発光装置である請求項1~11 のいずれかに記載の半導体光デバイス装置。

【請求項13】 半導体レーザである請求項1~11の いずれかに記載の半導体光デバイス装置。

【発明の詳細な説明】

[0001]

【発明の利用分野】本発明は、1つの基板上に互いに発 光波長が異なる2以上の半導体発光素子を集積した半導 体光デバイス装置に関する。

[0002]

【従来の技術】近年、記録密度を向上させた記録媒体およびその再生装置の開発が活発に行われている。例えば、DVDに代表される高密度記録媒体は、高特性のビデオソフト、オーディオソフト、パソコンソフト等として多方面に普及しつつあり、今後もますます需要が拡大するものと期待されている。DVDは高密度記録媒体であることから、再生時には650nm帯のレーザ光が用いられている。一方、DVDとは異なる記録媒体であるCDやMDは、記録膜に波長依存性があるため650nm帯のレーザ光では再生することができず、780nm帯のレーザ光が必要である。このため、これらの記録媒体を1台の再生装置で再生するためには、装置内に650nm帯と780nm帯の2種類のレーザを発光するレーザ源を搭載することが必要とされている。

【0003】従来は、650nm帯のレーザを発光する 半導体レーザ素子と、780帯のレーザを発光する半導 体レーザ素子とを搭載したツイン方式の光学ピックアッ プ系が再生装置内に使用されていた。しかしながら、2 種類の半導体レーザから発光される光を1つの対物レン ズに導くためには、光を台流させるプリズムなどの光学 素子を追加する必要があり、光学ピックアップ系の構造 は複雑化していた。このため、再生装置そのものも大型 化せざるを得ず、また製造コストもかかることから、ツ イン方式の光学ピックアップ系ではコンパクトで安い再 生装置を製造することはできなかった。

【0004】このような問題に対処するために、最近になって、同一基板上に互いに発光波長が異なる複数種類の半導体発光素子を集積した半導体発光装置が開発された(特開平11-186651号公報)。この半導体発光装置を用いれば、複数個必要であった半導体レーザバッケージを1つに集約できるため、光ピックアッフの小型化を実現することができる。また、発光点の位置や間隔の制御性が向上するという利点もある。

[0005]

【発明が解決すべき課題】しかしながら、特開平11-186651号公報に記載される半導体発光装置を製造するためには、基板上のエピタキシャル膜を除去するために選択エッチングプロセスを行うことが不可欠である。選択エッチングプロセスの制御性を上げることは容易ではないことから、製造には困難が伴う。各素子はす

べて正常に製造されなければ半導体発光装置に求められる機能を果たせないことから、製品の歩留まりは各素子の歩留まりの積となる。このため、製品の歩留まりは単一素子からなる従来の半導体発光装置に比べると低くなってしまう。また、同公報に記載される半導体発光装置には、複数種類のチップの間にチップを分離するための溝が存在することから、劈開時にかかる応力を分散させてきれいに劈開することが困難である。さらに、側面で半田が跳ね上がるために、リーク電流が発生する危険性も高い。また、各チップの高さを制御よく揃えることが難しいために、最終製品にしたときに特定のチップにストレスがかかることもある。

【0006】このように、これまでに提供されている集積型の半導体発光装置は、その構造に起因する製造上の課題が多く、歩留まり良く高性能の装置を提供することができなかった。このような従来技術の状況を考慮して、本発明は、制御性よく高歩留まりで製造することが可能な、新しい構造を有する高性能な集積型半導体光デバイス装置を提供することを課題とした。

[0007]

【課題を解決するための手段】本発明者は上記課題を解決するために鋭意検討を重ねた結果、半導体基板又は半導体基板上に成長させたエピタキシャル成長層にストライプ状の溝を2つ以上設け、各溝に互いに発光波長が異なる活性層を含む埋込層を形成することにより、所期の効果を示す優れた半導体光デバイス装置が得られることを見出し、本発明を提供するに至った。

【0008】本発明は、半導体基板又は半導体基板上に成長させたエピタキシャル成長層にストライプ状の溝を2つ以上有し、少なくとも2つの該溝の内部に互いに発光波長の異なる活性層が形成されていることを特徴とするマルチビーム型半導体発光装置を提供する。すなわち本発明は、半導体基板又は半導体基板上に成長させたエピタキシャル成長層にストライプ状の第1溝と第2溝を有し、該第1溝には第1波長で発光する活性層を含む埋込層が形成されており、該第2演長で発光する活性層を含む埋込層が形成されていることを特徴とするマルチビーム型半導体光デバイス装置を提供する。

【0009】本発明の好ましい実施態様として、前記第 1溝と前記第2溝の間が電気的に絶縁されている態様; 前記第1溝内および前記第2溝内に形成される埋込層が 溝の上に突出していない態様;前記活性層が量子井戸構 造を有する態様;前記第1溝および前記第2溝の斜面が {111} B面である態様;前記第1溝および前記第2 溝の他に、半導体基板又は半導体基板上に成長させたエ ピタキシャル成長層にさらに少なくとも1つの溝を有 し、該溝には別の溝内に形成された活性層とは異なる波 長で発光する活性層を含む埋込層が形成されている態 様;半導体基板又は半導体基板上に成長させたエピタキ シャル成長層にさらに少なくとも1つの溝を有し、該溝には埋込層が形成されているが発光を目的としない態様;前記発光を目的としない溝の少なくとも一部に、発光を目的とする溝の埋込層と同じ層が形成されている態様;前記発光を目的としない溝が、発光を目的とする溝の外側に形成されている態様;前記発光を目的としない溝と、発光を目的とする溝とが交互に形成されている態様を挙げることができる。本発明の半導体光デバイス装置は、半導体発光装置や半導体レーザ等として有用である。

[0010]

【発明の実施の態様】以下において、本発明の半導体光デバイス装置について詳細に説明する。本発明の半導体光デバイス装置は、半導体基板又は半導体基板上に成長させたエピタキシャル成長層にストライプ状の溝を少なくとも2つ有する。その溝のうち、少なくとも2つは発光を目的とした溝であり、以下の説明では便宜上これらの溝を第1溝および第2溝という。本発明では、第1溝には第1波長で発光する活性層を含む埋込層が形成されており、該第2溝には第1波長とは異なる第2波長で発光する活性層を含む埋込層が形成されている。

【0011】図1は、本発明の半導体光デバイス装置の 好ましい態様を示す斜視図である。この実施態様では、 基板111に5つの溝(A1、A2、A3、B、C)が 設けられており、各溝には埋込層112~116が形成 されている。第1溝Bの埋込層112には第1発光波長 で発光する活性層が含まれており、第2溝Cの埋込層1 13には第2発光波長で発光する活性層が含まれてい る。これらの第1溝Bと第2溝Cは発光を目的とした溝 である。一方、これらの発光を目的とする溝の間と外側 にそれぞれ形成されている3つの溝(A1、A2、A 3)は、発光を目的としない溝であり、それぞれダミー 第1溝、ダミー第2溝、ダミー第3溝を構成している。 図1の実施態様では、これらのダミー溝に、埋込層11 2とと同一組成の層と埋込層113と同一組成の層が順 に形成されている。これらの溝の上には絶縁膜117が 形成されており、発光を目的とする第1溝と第2溝の上 面中央にそれぞれ開口部118、119が設けられてい る。絶縁膜の上には開口部を覆うように電極120が形 成されている。また、基板の下側にも電極121が形成 されている。電極120は第1溝側と第2溝側で分離し て形成されており、第1波長を発光させたいときは第1 溝にのみ電流が流れるようにし、第2波長を発光させた いときは第2溝にのみ電流が流れるように設計されてい

【0012】図1の他にも、様々な構造を有する半導体 光デバイス装置が本発明に含まれる。例えば、発光を目 的とする溝は3つ以上設けることができる。このとき、 各溝には互いに異なる波長で発光する活性層を含む埋込 層を形成することが好ましい。ただし、第1溝または第 2 溝と同じ波長で発光する活性層を3つ目以降の溝に形成しても構わない。例えば、第1溝と同じ波長で発光する第3溝を形成しておき、何らかの理由により第1溝が発光不能に陥ったときに、第3溝を使って発光させるようにすることもできる。

【0013】発光波長は特に制限されないが、再生しようとする記録媒体の再生に必要な波長を選択することが好ましい。例えば、第1波長を650nm帯とし、第2波長を780nm帯とすることにより、DVD、CD、MDなどの再生用レーザ源とすることができる。また、第3溝を形成することにより、次世代のDVD等の再生用として400nm帯を第3波長として選択することもできる。

【0014】発光を目的とする溝の幅は、下限は0.5 μ m以上であることが好ましく、 1.0μ m以上であることがより好ましく、 1.5μ m以上であることがさらに好ましい。上限は 500μ m以下であることがより好ましく、 100μ m以下であることがさらに好ましい。

【0015】発光を目的としないダミー溝は、本発明の半導体光デバイス装置にはあってもなくてもよい。ダミー溝は、発光を目的とする溝に埋込層を形成するときに、埋込層を形成しようとしている溝以外の意図しない領域に層が形成され、その結果、表面に凹凸が生せるのを避けること等を目的として設けられるものである。したがって、ダミー溝に形成される埋込層は、発光を目的とする溝の埋込層と同じ層構成をその一部として有することが好ましい。例えば、発光を目的とする第1溝と第2溝に順に埋込層を形成する場台は、ダミー溝にも第1溝の埋込層と第2層の埋込層と同じ層を順に形成させることが好ましい。このため、ダミー溝の深さは、発光を目的とする溝に形成する埋込層の厚さの総和よりも深くしておくことが好ましい。

【0016】ダミー溝の数は特に制限されない。発光を目的とする層の外側に形成することが好ましいが、発光を目的とする溝と別の発光を目的とする層の間に形成してもよい。また、発光を目的とする層とダミー層を交互に形成することもできる。

【0017】 9 ミー溝の幅は、発光を目的とする溝の幅よりも大きいことが好ましい。 9 ミー溝の幅は、下限は0.5 μ m以上であることが好ましく、2 μ m以上であることがより好ましく、5 μ m以上であることがさらに好ましい。上限は1000 μ m以下であることが好ましく、100 μ m以下であることがさらに好ましい。

【0018】発光を目的とする溝やダミー溝は、基板または基板上に形成したエピタキシャル成長層にストライプ状に形成される。本明細書でいうストライプ状の溝とは、幅に比べて長手方向の長さが極めて長くて直線に近い溝を意味する。幅は必ずしも一定である必要はない。

このため、テーパー状であってもよいし、中央部の幅が 大きくて端部の幅が小さくてもよいし、逆に中央部の幅 が小さくて端部の幅が大きくてもよい。

【0019】本発明の半導体光デバイス装置に用いる基板は、その上にダブルヘテロ構造の結晶を成長することが可能なものであれば、材料の特性や種類については特に限定されない。好ましいのは導電性がある材料であり、望ましくはその上への結晶薄膜成長に適したGaAs、InP、GaP、ZnSe、ZnO、Si、Al:〇3等の結晶基板、特に閃亜鉛鉱型構造を有する結晶基板である。基板結晶成長面は低次な面またはそれと結晶学的に等価な面が好ましく、(100)面が最も好ましい。

【0020】なお、本明細書において「(100) 面」という場合は、必ずしも厳密に(100)シャストの面である必要はなく、最大30。程度のオフアングルを有する場合まで包含する。オフアングルの大きさは上限は30。以下が好ましく、16。以下がより好ましく、下限は0.5。以上が好ましく、2。以上がより好ましく、6。以上がさらに好ましく、10。以上が最も好ましい。また、基板は六方晶型の基板でもよく、その場台は $A1_2O_3$ 、6H-SiC等の上にも形成される。

【0021】基板上にはバッファー層を形成することができる。バッファ層の厚みは 1μ m以下にすることが好ましく、 0.5μ m以下にすることがより好ましい。バッファ層は形成しなくても構わない。

【0022】本発明では、発光を目的とする満やタミー 満は、基板そのものに形成してもよいし、基板上に形成 したエピタキシャル成長層に形成してもよい。基板に満 を形成させる場合は、溝を作成するためにエピタキシャ ル成長を行う必要がないため、簡便でコストも安いとい う利点がある。一方、基板上に形成したエピタキシャル 成長層に溝を形成させる場合は、エッチングにより溝断 面をシャープに形成することができるという利点があ る。

【0023】基板に溝を形成する場合は、形成する溝の側面が {111} B面になるようにすることが好ましい。 {111} B面とは、[1] - V族化合物半導体の場合はV族のみが表面にならぶ {111} 面であり、[1-1] 族化台物半導体の場合はVI族のみが表面にならぶ {111} 面である。 {111} B面上には一般に結晶成長が生じにくいために、溝の側面が {111} B面であれば、溝の側面からの成長を抑制することができる。その結果、ほぼ平坦に溝の底から埋込層を成長をすることが可能となり、溝両脇が突起状に盛り上がるのを防ぎ、埋込層を溝内におさめることが可能になる。

【0024】溝の両脇が突起状に盛り上がるのを防ぐためには、溝側面の結晶面を選択すること以外に、基板上に形成されるSINxなどの保護履を溝上部両脇から溝上部中央に向けて突出させた状態で埋込層を形成させる

ことによっても達成することができる。溝の側面から成長する埋込層は、突出した保護層があるために上方への成長が妨げられ、結果として溝内におさまることになる。

【0025】発光を目的とする溝には、発光に必要な化合物半導体層を成長させる。通常は、活性層とその上下に活性層よりも屈折率が小さいクラッド層を形成する。 基板側のクラッド層は第1導電型クラッド層、その反対側のクラッド層は第2導電型クラッド層として機能する。化合物半導体層は、この他に光ガイド層として機能する層やコンタクト層を含んでいてもよい。

【0026】なお、本明細書において「A層の上に形成されたB層」という表現は、A層の上面にB層の底面が接するようにB層が形成されている場合と、A層の上面に1以上の層が形成されさらにその層の上にB層が形成されている場合の両方を含むものである。また、A層の上面とB層の底面が部分的に接していて、その他の部分ではA層とB層の間に1以上の層が存在している場合も、上記表現に含まれる。具体的な態様については、以下の各層の説明と実施例の具体例から明らかである。

【0027】第1導電型クラッド層は、活性層よりも屈 折率の小さい材料で形成される。また、第1導電型クラ ッド層の屈折率は、第2導電型クラッド層の屈折率より も大きいことが好ましい。例えば、第1導電型のGaI nP、AlGaInP、AlInP、AlGaAs、A 1GaAsP、AlGaInAs、GaInAsP、G aN, AlGalnN, BeMgZnS e、MgZnSSe、CdZnSeTe等の一般的なI II-V族、II-VI族半導体を用いることができ る。また、屈折率の大小関係は、各層の材料組成を当業 者に公知の方法にしたがって適宜選択することにより調 節することができる。例えば、Al, Ga1-, As、(A l_xGa_{1-x})_{0.5} I $n_{0.5}$ P、A l_xGa_{1-x} NなどのA 1 組成を変化させることによって屈折率を調節することが できる.第1導電型クラッド層のキャリア濃度は、下限 は1×10¹⁸cm⁻³以上が好ましく、3×10¹⁸cm⁻³ 以上がより好ましく、5×10¹⁸ c m⁻³以上が最も好ま しい。上限は2×10²⁰ c m⁻³以下が好ましく、5×1 0¹⁹ c m⁻³以下がより好ましく、3×1 0¹⁸ c m⁻³以下 が最も好ましい。

【0028】第1導電型クラッド層は、単層からなるものであるときは、好ましくは0.5~4μm、より好ましくは1~3μm程度の厚みを有するが、第1導電型クラッド層は第1導電型第1クラッド層と第1導電型第2クラッド層の複数層からなるものであってもよい。具体的には活性層側にGaInP、AlGaInP又はAlInPからなるクラッド層と、その層よりも基板側に第1導電型のAlGaAs又はAlGaAsPからなるクラッド層が形成されている態様を例示することができる。このとき、活性層側の層の厚さは薄くすることが好

ましく、厚さの下限としては 0.01μ m以上が好ましく、 0.05μ m以上がより好ましい。上限としては、 0.5μ m以下が好ましく、 0.3μ m以下がより好ましい。また、基板側の層のキャリア濃度は、下限 2×10^{17} c m⁻³~以上が好ましく、 5×10^{17} c m⁻³以上が好ましく、 5×10^{17} c m⁻³以上が分ましく、 2×10^{18} c m⁻³以下が分ましく、 2×10^{18} c m⁻³以下が分ましい。

【0029】本発明の半導体光デバイス装置を構成する 活性層の構造は、特に制限されない。例えば、量子井戸 層をバリア層や光閉じ込め層で挟んだ構造を例示するこ とができる。具体的には、光閉じ込め層(アンドー プ)、量子井戸層(アンドープ)、バリア層(アンドー プ)、量子井戸層(アンドープ)、バリア層(アンドー プ)、量子井戸層(アンドープ)及び閉じ込め層(アン ドープ)を順次積層した三重量子井戸構造(TQW)を 例示することができる。この三重量子井戸構造以外に も、例えば、量子井戸層及び前記量子井戸層を上下から 挟む光閉じ込め層からなる単一量子井戸構造(SQW) や、複数の量子井戸層及びそれらに挟まれたバリア層な らびに最上の量子井戸層の上及び最下の量子井戸層の下 に積層された光閉じ込め層からなる二重量子井戸構造 (DQW) や4層以上の量子井戸層を有する多量子井戸 構造 (MQW) であってもよい。活性層を量子井戸構造 とすることにより、単層のバルク活性層と比較して、短 波長化かつ低しきい値化を達成することができる。

【0030】活性層の材料としては、GaAs、A1GaAs、GaInP、A1GaInP、GaInAs、A1GaInAs、GaInAsP、GaN、GaInNなどを例示することができる。GaとInを構成元素として含む材料である場合は、自然超格子が形成されやすいために、オフ基板を用いることによる自然超格子抑制の効果が大きくなる。

【0031】活性層が量子井戸構造を有している場合、混晶化の容易さの観点から、次の構造が好ましい。すなわち、(1)混晶化前後での組成の変化量を大きくできることから、活性層が単一の井戸層を有している(単一量子井戸)こと、(2)活性層が複数の井戸層を有している(多重量子井戸)場合、混晶化領域中央付近でのバンドギャップの低減を抑制するために、混晶組成井戸層に挟まれたバリア層の厚みが井戸層よりも大きいこと、

(3) 混晶化前後でのバンドギャップ変化を大きくする ために、井戸層に圧縮歪みがかっかっていること、

(4)井戸層の構成元素に比較的低温で拡散しやすいInが含まれていること、(5)井戸層を挟むバリア層あるいはガイド層の構成元素にバンドギャップを小さくするInが含まれていないこと、(6)井戸層を挟むバリア層あるいはガイド層の構成元素にバンドギャップを大きくするAlが含まれていることが好ましい。

【0032】活性層15の上には、第2導電型クラッド層を形成することが好ましい。第2導電型クラッド層は

2層以上形成してもよい。以下の説明では、便宜上、活性層に近い方から順に第2導電型第1クラッド層と第2 導電型第2クラッド層を形成した態様を例にとって説明する。

【0033】第2導電型第1クラッド層は、活性層よりも屈折率の小さい材料で形成される。例えば、第2導電型のAlGaInP、AlInP、AlGaAs、AlGaAsP、AlGaInAsP、AlGaInN、BeMgZnSe、MgZnSSe、CdZnSeTe等の一般的なIII-V族、II-VI族半導体を用いることができる。第2導電型クラッド層がAlを含むIII-V族化合物半導体で構成されている場合は、その成長可能な実質的全面をGaAs、GaAsP、GaInAs、GaInP、GaInN等のAlを含まないIII-V族化合物半導体で覆えば表面酸化を防止することができるため好ましい。

【0034】第2導電型第122 第122 第122 第122 第122 第122 第122 第122 第122 8122 9122 8122 9122

【0035】第2導電型第2クラッド層のキャリア濃度は、下限は $5\times10^{17}\,\mathrm{cm^{-3}}$ 以上が好ましく、 $7\times10^{17}\,\mathrm{cm^{-3}}$ 以上がより好ましく、 $1\times10^{18}\,\mathrm{cm^{-3}}$ 以上が最も好ましい。上限は $1\times10^{19}\,\mathrm{cm^{-3}}$ 以下が好ましく、 $5\times10^{18}\,\mathrm{cm^{-3}}$ 以下がより好ましく、 $3\times10^{18}\,\mathrm{cm^{-3}}$ 以下が最も好ましい。

【0036】第2導電型第 $2クラッド層の厚さは、下限は<math>0.5\mu$ m以上が好ましく、 1.0μ m以上がより好ましい。上限は 3.0μ m以下が好ましく、 2.0μ m以下がより好ましい。

【0037】化合物半導体層の最上層には、電極材料との接触抵抗を低減するために、低抵抗(高キャリア濃度)のコンタクト層を形成することが好ましい。このとき、コンタクト層の材料は、通常はクラッド層よりバンドギャップが小さい材料の中から選択し、金属電極とのすーミック性を取るため低抵抗で適当なキャリア密度を育するのが好ましい。キャリア密度の下限は、 $1\times10^{16}\,\mathrm{cm}^{-3}$ 以上がより好ましく、 $5\times10^{16}\,\mathrm{cm}^{-3}$ 以上がより好ましく、 $5\times10^{16}\,\mathrm{cm}^{-3}$ 以上が最も好ましい。上限は、 $2\times10^{20}\,\mathrm{cm}^{-3}$ 以下が好ましく、 $5\times10^{19}\,\mathrm{cm}^{-3}$ 以下がより好ましく、 $3\times10^{16}\,\mathrm{cm}^{-3}$ 以下が最も好ましい。コンタクト層の厚みは、 $0.1\sim10\,\mu\mathrm{m}$ が好ましく、 $1\sim8\,\mu\mathrm{m}$ がよう好ましく、 $2\sim6\,\mu\mathrm{m}$ がもっとも好ましい。

【0038】化合物半導体層の成長には、従来から用い られている方法を適宜選択して使用することができる。 結晶の成長方法は特に限定されるものではなく、ダブル ヘテロ構造の結晶成長や電流ブロック層等の選択成長に は、有機金属気相成長法(MOCVD法)、分子線エピ タキシー法 (MBE法) 、ハイドライドあるいはハライ ド気相成長法 (VPE法)、液相成長法 (LPE法)等 の公知の成長方法を適宜選択して用いることができる。 【0039】各層の具体的成長条件等は、層の組成、成 長方法、装置の形状等に応じて異なるが、MOCVD法 を用いてIII-V族化台物半導体層を成長する場台、 ダブルヘテロ構造は、成長温度650~750℃程度、 V/III比20~60程度 (AlGaAsの場台) あ るいは300~600程度 (InGaAsP、AlGa In Pの場合)、不純物拡散領域及びブロック層は成長 温度600~700℃、V/III比40~60程度 (AlGaAsの場合) あるいは350~550程度 (InGaAsP、AlGaInPの場合) で行うのが 好ましい。

ことができる。

【0042】本発明の半導体光デバイス装置を製造する方法は特に制限されない。いかなる方法により製造されたものであっても、上記請求項1の要件を満たすものであれば本発明の範囲に含まれる。本発明の半導体光デバイス装置は、従来の装置と異なり、選択エッチングプロセスを経ずに製造することができるため、歩留まりが高い。また、発光点の位置や間隔の制御を容易に行うことができるために、所望の構造を有する装置を簡単に製造することができる。さらに、チップを分離する溝が存在しないため、劈開が容易であり、劈開時に側面で半田が跳ね上がってリーク電流を発生させることもない。また、チップ間の高さも容易に揃えることができるため、性能の良い半導体光デバイス装置を提供することができる。

【0043】本発明の半導体光デバイス装置は半導体レーザ装置として有用である。例えば、情報処理用光源 (通常A1GaAs系(波長780nm近傍)、A1G aInP系(波長600nm帯)、InGaN系(波長 400 n m 近傍))、通信用信号光源(通常 I n G a A s P あるいは I n G a A s を活性層とする 1.3 μ m 帯、1.5 μ m 帯)レーザ、ファイバー励起用光源(I n G a A s 歪み量子井戸活性層/G a A s 基板を用いる 980 n m 近傍、 I n G a A s P 歪み量井戸活性層/I n P 基板を用いる 1480 n m 近傍など)レーザなどの 通信用半導体レーザ装置など幅広い用途(特に、高出力動作)に適用することができる。通信用レーザでは、特にビームが円形に近いレーザがファイバとの結合効率を高める点で有効である。

【0044】また、本発明の半導体光デバイス装置は、 半導体レーザ以外に半導体光増幅器、光検出器、光変調器、光スイッチなどの光素子およびこれらの集積装置に ついても応用が可能である。さらに、本発明は半導体レ ーザ以外に端面発光型などの発光ダイオード(LED) としても応用可能である。

[0045]

【実施例】以下に実施例を挙げて本発明をさらに具体的に説明する。以下の実施例に示す材料、数値、割合、操作等は、本発明の精神から逸脱しない限り適宜変更することができる。したがって、本発明の範囲は以下に示す具体例に制限されるものではない。本実施例において、図2に示す順に各層を形成することにより半導体光デバイス装置を製造した。なお図2(a)~図2(f)には、構造を把握しやすくするために敢えて寸法を変えている部分があるが、実際の寸法は以下の文中に記載されるとおりである。

【0046】最初に、(100)面からなるn型GaA s基板211の表面に、窒化シリコン(SiNx)21 2をPCVD法で成膜した。成膜した窒化シリコン膜 に、フォトリソグラフィー法で[0-11]方向に伸び る幅50µmの開口部を15µmずつ間隔をあけて形成 した。この開口部を深さ8μmエッチングし、溝(A 1, A2, A3) を形成した(図2(a))。このあ と、表面にレジストを塗布し、フォトリソグラフィー法 でリッジ部Eの表面のSiNx膜に[0-11]方向に 伸びる幅5μmの開口部を形成した。この開口部を深さ 4μ mエッチングし、溝Bを形成した(図2(b))。 【0047】次に、MOCVD法により溝(A1, A 2, A3, B)内に、厚さ0. 2μmのn型GaAsバ ッファ層213、厚さ1.5μmのn型A1_{0.5}Ga_{0.5} Asクラッド層214を形成したのちに、TMAの供給 を停止して厚さ50nmのGaAs活性層215を形成 し、このあとTMGとTMAを同時に供給して厚さ1. 2μmのp型Al_{0.5}Ga_{0.5}Asクラッド層216を作 成し、再びTMAの供給を停止して厚さO.5µmのp 型GaAsコンタクト層217を形成した(図2 (c)).

【0048】このあと、フォトリソグラフィー法により、SiNx保護膜218を溝Bの埋込層の上部表面お

よびその近傍に形成した。表面にレジストを塗布し、フォトリソグラフィー法でリッジ部Fの表面の $SiN \times$ 膜に[O-11]方向に伸びる幅 5μ mの開口部を形成した。この開口部を深さ 4μ mエッチングし、溝Cを形成した(図2(d))。

【0049】次に、MOCVD法により溝(A1, A A3, C)内に、再びMOCVD法により厚さ0. 2μmのSiドープn型GaAsバッファ層(n=1× 10¹⁸ c m⁻³) 219、厚さ1. 5 μ m の S i ドープ n 型 $Al_{0.75}Ga_{0.25}As$ 第1クラッド層(n=1x1018 c m-3) 220、厚さ0. 15 μmのS i ドープ n型 $(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P$ 第2クラッド層(n= $1 \times 10^{18} \text{ cm}^{-3}$) 221、厚さ50 n mのアンドープ (Al_{0.5}Ga_{0.5})_{0.5}In_{0.5}P光ガイド層あるいは厚 さ5 nmのアンドープ (A 1_{0.5}Ga_{0.5})_{0.5} I n_{0.5}P バリア層に挟まれた厚さ5~6nmのアンドープGa 0.44 I n0.56 P井戸層 (3層) からなる三重量子井戸 (TQW) 活性層222、厚さ0. 15μmのZnドー プp型(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P第1クラッド層 $(p=7x10^{17}cm^{-3})223$ 、厚さ1. $2\mu m OZ$ nドープp型Al_{0.75}Ga_{0.25}As第2クラッド層(p $=1 \times 10^{18} \text{ cm}^{-3}$) 224、厚さ0. $1 \mu \text{ m} O Z \text{ n}$ ド ープn型Al_{0.4}Ga_{0.6}As中間層(p=1x10¹⁸c m⁻³) 225、厚さ0. 5μmのZnドープp型GaA sコンタクト層(n=1x10¹⁹cm⁻³)226を順次 積層することによりダブルヘテロ構造を形成した(図2 (e))。図3は、この工程後の各溝の埋込層を示すも のである。

【0050】次に、SiNx保護膜218をエッチングにより除去した。このとき、SiNx膜の除去には緩衝フッ酸液などのウェットエッチングもしくは SF_6 、 CF_4 などのガスを用いたドライエッチングを用いた。このあと、全面に再びSiNx膜227を成膜し、フォトリソグラフィー法により、溝Bおよび溝Cの埋込層の上部中央に[0-11]方向に伸びる幅3 μ mの開口部を形成した。

【0051】この後、溝A2の上部で電極を分離するように、p側電極228を蒸着し、基板を100μmまで薄くした後に、n側電極229を蒸着し、アロイした(図2(f))。こうして作製したウエハーを劈開して、レーザ光出射端面を形成(1次劈開)するようにチップバーに切り出し、レーザを作製した。このときの共振器長は250μmとした。前端面20%一後端面80%の非対称コーティングを施した後、2次劈開によりチップに分離した。チップをジャンクションダウンで電極パターンを形成したサブマウントに組み立てた。これにより、溝Bおよび溝Cに形成されたレーザ素子を独立に駆動することができた。これらの結果から、本発明のレーザ構造において、光ファイバー、光ディスク等の光源に利用されることがわかる。

[0052]

【発明の効果】本発明の半導体光デバイス装置は、2以 上の発光波長を選択的に発振することが可能である。ま た、発光点の位置や間隔の制御が容易であり、簡易にか つ再現性よく作製することができる。さらに、本発明に よれば、光ピックアップの小型化が可能となる。

【図面の簡単な説明】

【図1】 本発明の半導体光デバイス装置の具体的態様 を示す図である。

【図2】 本発明の半導体光デバイス装置の製造工程の 一例を説明する工程図である。

【図3】 本発明の半導体光デバイス装置の製造途中に おける断面図である。

【符号の説明】

G 4

111: 基板

112: 第1溝埋込層

113: 第2溝埋込層

114: ダミー第1溝埋込層

115: ダミー第2溝埋込層

116: ダミー第3溝埋込層

117: 絶縁膜

118: 絶縁膜の開口部

119: 絶縁膜の開口部

120: 電極 121: 電板

A1: ダミー第1溝

A2: タミー第2溝

A3: ダミー第3溝

B: 第1溝

C: 第2溝

D1: リッジ部

D2: リッジ部

E: リッジ部

F: リッジ部 211: 基板

212: SiNx膜

213: 第1溝バッファ層

214: 第1溝n型クラッド層

215: 第1溝活性層

216: 第1溝p型クラッド層

217: 第1溝コンタクト層

218: SiNx保護膜

219: 第2溝バッファ層

220: 第2溝n型第1クラッド層

221: 第2溝n型第2クラッド層

222: 第2溝活性層

223: 第2溝p型第1クラッド層

224: 第2溝p型第2クラッド層

225: 第2溝中間層

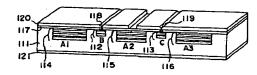
226: 第2溝コンタクト層

227: SiNx膜

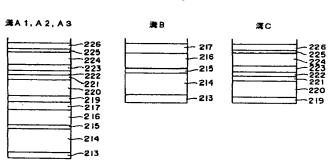
228: p型電極

229: n型電極

【図1】



【図3】



!(9) 001-237495 (P2001-23JL8

【図2】

